

Convertitori DAC e ADC

Premessa

È noto che un computer elabora dati in forma digitale.

Per collegare un segnale elettrico analogico, cioè variabile con continuità nel tempo, ad un computer, occorre convertire il segnale analogico in digitale, cioè bisogna trasformarlo in numero binario.

Viceversa se un computer deve generare un segnale analogico è necessario effettuare una conversione dalla forma digitale, tipica del computer, in forma analogica.

Il **convertitore DAC** (Digital to Analog Converter) è un dispositivo elettronico in grado di trasformare un numero binario in segnale elettrico analogico sotto forma di tensione o di corrente.

Il legame tra l'ingresso digitale e l'uscita analogica è:

$$V_o = K * N$$

Dove K è una costante di proporzionalità, N è il valore decimale del numero binario applicato in ingresso e V_o è la tensione di uscita.

Se $N=0$ si ottiene $V_o=0$. Se $N=1$ si ottiene $V_o=K$, se $N=2$ si ottiene $V_o=K*2$ ecc.

In figura 1 si mostra lo schema a blocchi semplificato di un DAC a 4 bit di ingresso.

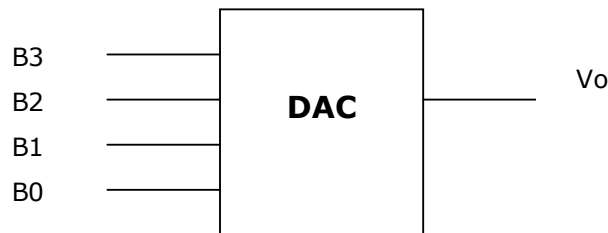


Fig.1 - Schema a blocchi di un DAC a 4 bit.

Come è noto il valore decimale N corrispondente ai 4 bit B3 B2 B1 B0 vale:

$$N = 8*B3 + 4*B2 + 2*B1 + B0$$

Il massimo valore di N è 15 ed è assunto quando B3 B2 B1 B0 = 1 1 1 1

Si definisce quanto, passo o **risoluzione del DAC** l'incremento **Q** che subisce la tensione di uscita V_o quando il numero applicato in ingresso si incrementa di 1. Esso coincide con K.

Infatti se in ingresso si applica un generico numero N si ha in uscita $V_{O1} = K*N$, se si applica il numero successivo si ha $V_{O2} = K*(N+1)$. L'incremento subito da V_o vale:

$$Q = V_{O2} - V_{O1} = K*(N+1) - K*N = K*N + K - K*N = K$$

Si definisce **valore di fondo scala** V_{FS} il prodotto tra la risoluzione Q e 2^n ove n è il numero di bit utilizzati in ingresso. Nel caso in cui $n = 4$ si ha:

$$V_{FS} = Q*2^n = Q*2^4 = Q*16$$

Spesso è noto il valore di fondo scala V_{FS} ed il numero n di bit di ingresso per cui si vuole determinare la risoluzione Q:

$$Q = V_{FS}/2^n$$

In fig.2 si mostra l'andamento della tensione di uscita in funzione del numero applicato in ingresso nel caso di 4 bit (N da 0 a 15).

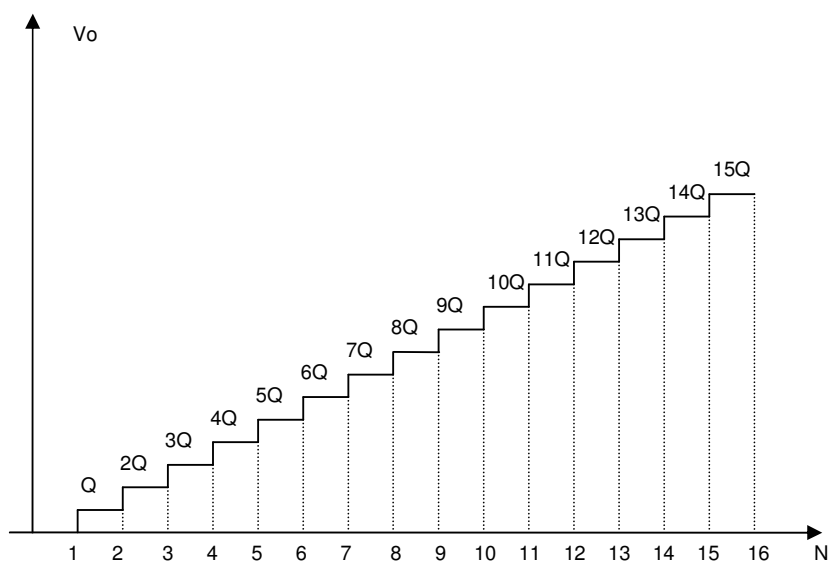


Fig.2

Un tipico valore della tensione di fondo scala è: $V_{FS} = 5V$ ed il numero di bit di ingresso è: $n = 8$; in tal caso la risoluzione vale $5/2^8 = 19.53mV$. Ciò significa che la tensione di uscita si incrementa di $19.53mV$ quando in ingresso si applica il numero successivo a quello corrente. Infine il massimo valore di uscita è quello che si ottiene per $N = N_{max} = 255$ per 8 bit in ingresso:

$$V_{omax} = Q * N_{max} = 19.53 * 255 = 4.98V = V_{FS} - Q = 5V - 19.53mV = 4.98V$$

In fig.3 si mostra lo schema elettrico di un DAC a 4 bit che utilizza un sommatore invertente a 4 bit con operazionale. Esso è noto come **DAC a resistori pesati** perché ciascuna delle quattro resistenze da R1 a R4 sono una il doppio dell'altra.

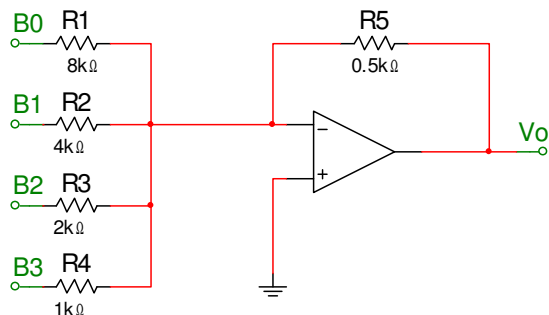


Fig.3 - Convertitore DAC a 4 bit con sommatore invertente ad operazionale.

Indicando con V la tensione applicata a ciascun ingresso quando il corrispondente bit vale 1 e successivamente mettendo in evidenza $1/16$, si ottiene:

$$V_o = -V \cdot \left(\frac{R_5}{R_4} \cdot B_3 + \frac{R_5}{R_3} \cdot B_2 + \frac{R_5}{R_2} \cdot B_1 + \frac{R_5}{R_1} \cdot B_0 \right) =$$

$$= -\frac{V}{16} \cdot (8B_3 + 4B_2 + 2B_1 + B_0) = K \cdot N$$

Il risultato ottenuto mostra che la tensione di uscita del circuito di fig.2 è proporzionale al numero applicato in ingresso e la risoluzione vale: $K = -V/2^n$ con $n = 4$. Nella formula ottenuta, infine, si ricava: $V_{FS} = -V$.

Per realizzare un DAC a 8 bit è sufficiente aggiungere 4 resistenze di valore 16KΩ, 32KΩ, 64KΩ, 128KΩ da applicare all'ingresso invertente dell'operazionale.

Uno svantaggio di questa soluzione deriva dal fatto che la differenza tra la più piccola resistenza e la più grande è notevole (da 1KΩ a 128KΩ) ed il loro comportamento al variare della temperatura è abbastanza diverso. Esistono altre soluzioni circuitali in cui le varie resistenze assumono due soli valori: R e 2R (rete a scala).

Il **convertitore ADC** (Analogic to Digital Converter) è un dispositivo elettronico in grado di trasformare un segnale elettrico analogico, in genere una tensione, in numero binario.

Il legame tra l'ingresso analogico V_i e l'uscita digitale N è:

$$N = K \cdot V_i$$

Esso si comporta esattamente al contrario del DAC precedentemente studiato. Nella formula, la costante K vale:

$$K = 2^n / V_{FS}$$

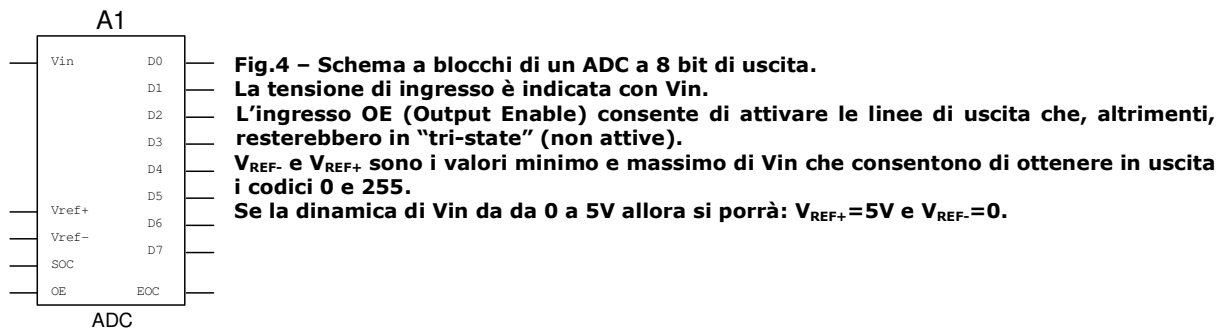
Essa rappresenta il reciproco della risoluzione Q precedentemente esaminata.

Osserviamo che se applicassimo in ingresso il valore $V_i = V_{FS}$, l'uscita digitale assumerebbe il valore 2^n , cosa concretamente non possibile poiché il numero massimo ottenibile in uscita (codice a tutti 1) vale: $2^n - 1$. Teoricamente il massimo valore applicabile è $V_{imax} = V_{FS} - Q$.

Il circuito interno di un ADC è molto più complesso di un DAC. Spesso esso contiene al suo interno un DAC ed altri circuiti digitali.

Il convertitore ADC funziona in sincronismo ad un clock, presenta un ingresso SOC di "Start Of Conversion" che consente l'avvio della conversione A/D ed una uscita di EOC (End Of Conversion) che indica quando la conversione ha avuto termine.

Si mostra in fig.4 lo schema a blocchi semplificato di un ADC a 8 bit.



Le schede audio tipiche di un computer presentano al proprio interno due ADC a 16 bit e due DAC a 16 bit perché i segnali audio sono stereofonici.